# Практическая работа 5

## Задание 1. Ответы на вопросы

1. Какие блоки составляют конвейер МП 80286?

◦ BU (Bus Unit) - шинный блок (считывание из памяти и портов ввода/вывода);

◦ IU (Instruction Unit) - командный блок (дешифрация команд);

◦ EU (Executive Unit) - исполнительный блок (выполнение команд);

◦ AU (Address Unit) - адресный блок (вычисляет все адреса, формирует физический адрес)

2. Какой блок и почему был добавлен в конвейер МП Intel-486?

◦ PF (Prefetch) - предвыборка команд;

◦ D1 (Instruction Decode) - декодирование команды;

◦ D2 (Address Generate) - формирование адреса;

◦ EX (Execute) - выполнение команды в АЛУ и доступ к кэш-памяти;

◦ WB (Write Back) - обратная запись

3. Что понимают под суперскалярной архитектурой?

Под суперскалярностью подразумевается наличие более одного конвейера для обработки команд (в отличие от скалярной - одноконвейерной архитектуры)

4. Какие способы обработки данных объединяет термин "динамическое исполнение программы"?

Под этим термином подразумевается следующая совокупность возможностей: 1. Глубокое предсказание ветвлений (с вероятностью >90% можно предсказать 1015 ближайших переходов). 2. Анализ потока данных (на 20-30 шагов вперед просмотреть программу и определить зависимость команд по данным или ресурсам). 3. Опережающее исполнение команд (МП P6 может выполнять команды в порядке, отличном от их следования в программе)

5. В чем состоит внутренняя RISC-архитектура ЦП Pentium Pro?

Блок выборки команд, считав поток инструкций IA-32 из L1 кэша инструкций, декодирует их в серию микроопераций. Поток микроопераций попадает в буфер переупорядочивания (пул инструкций). В нем содержатся как не выполненные пока микрооперации, так и уже выполненные, но еще не повлиявшие на состояние процессора

6. В работе какого процессора наблюдается отклонение от принципов фон Неймана? В чем это проявляется?

7. В чем состоит преимущество использования двойной независимой шины?

Команды могут направляться в каждое из этих устройств одновременно, причем при выдаче устройством управления в одном такте пары команд более сложная команда поступает в конвейер U, а менее сложная - в конвейер V.

8. Что нового появилось в архитектуре процессора Pentium III по сравнению с Pentium MMX?

◦ Технология динамического исполнения

◦ Самотестирование и мониторинг производительности

◦ Внедрена высокопроизводительная архитектура двойной независимой шины

9. Какие особенности имеет Net Burst-архитектура?

Характерными особенностями архитектуры NetBurst являются гиперконвейеризация и применение кэша последовательностей микроопераций вместо традиционного кэша инструкций.